

車用電子系統與嵌入式記憶體的成长趨勢

車用電子系統隨著在節能、智慧安全以及便利舒適等需求的驅動下，市場規模將逐漸提升；因車輛智慧化、電動化，使得車上裝置電子化程度日益提高，車用電子在一輛汽車中所占的比重愈來愈高。根據市場研究公司 IC Insights 預測，隨著技術進步不斷增加車內的電子元件用量，預計在 2021 年以前，車用電子系統將持續成為六大主要半導體終端市場中成長最強勁的應用。IC Insights 指出，從 2017 年到 2021 年，車用電子系統銷售將以 12.5% 的複合年成長率(CAGR)成長，成長幅度超過其他的主要電子系統類別。

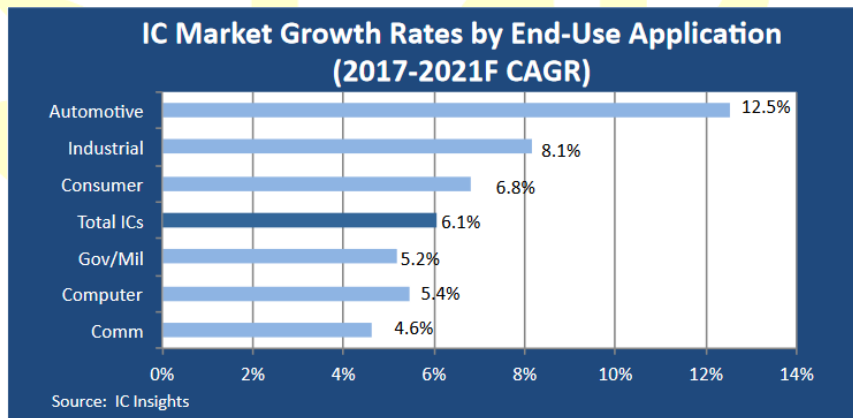


圖 1: 2017~2021 年複合成長率達 12.5%

根據調研機構 Frost & Sullivan 於 2016 年針對全球 CEO 調查未來車輛商業模式，發現「安全」為未來車輛主要關注和投入的項目，各家車廠也不斷推出主 / 被動式安全輔助系統以因應多變的路況。為能確保車輛行駛時的環境分析，並提供預

警或修正功能，先進駕駛輔助系統(Advanced Driver Assistance Systems, ADAS) 為重要的基石之一，該技術是利用多個感測器相互連結，來判讀行車時的周遭環境、車輛、行人及動物等資訊，並主動提供給駕駛者適時協助。

為了迅速處理大量的資訊，記憶體所占相對於晶片面積的比重也將日益增加，Semico Research 指出，在 SoC (System on Chip) 中，記憶體的面積所占比例從 1999 年的 20%，預估到了 2020 年，將成長到占比 88% 左右。記憶體比例增加，首先需要面對的就是記憶體出錯的機會也會相對的增加，除了需要有機制能夠找出記憶體的錯誤，更需要進一步能夠進行記憶體的修復，以保證晶片能夠正常的運作。這在運作環境嚴苛的車用電子系統中，尤為重要。

ISO 26262 《道路車輛功能安全》國際標準是針對總重不超過 3.5 噸八座乘用車，以安全相關電子電氣系統的特點所制定的功能安全 (Functional safety) 標準，其中也規範了安全機制 (safety mechanism)，用於檢測和減輕/容忍/控制/避免故障以維持預期的功能或達到/維持安全狀態。而記憶體的失效，將造成資料判斷錯誤，也是造成車輛不安全的重要因素。

因此，芯測科技 (iSTART-Tek Inc.) 特別開發「記憶體測試與修復的整合性開發環境(SRAM Built-in Testing And Repairing Technology, START)」，透過可配置性設定，協助使用者經過簡單的設定，即可快速的產生記憶體測試與修復電路。「記憶體測試與修復的整合性開發環境」產生的記憶體修復電路，以硬體共享的方式，減少產生的測試電路面積，大幅降低測試成本並提升晶片良率，增加產品競爭力。

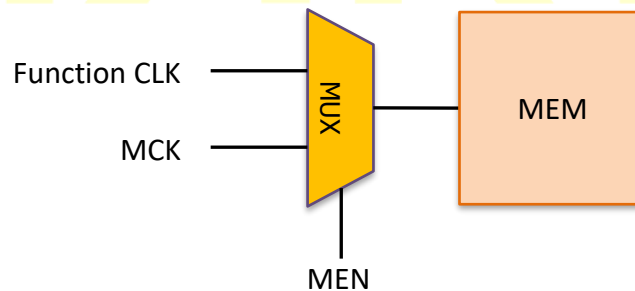
1. 步驟簡單的 Soft-Repair 建立流程

1.1. 使用 BIST (Built-In Self Test) Feature List (BFL) 設定檔進行 Soft-Repair 建立流程

1.1.1. BIST 的一般選項

- {OPTION} 設定區段
 - verilog_path :
 - ◆ Set customer's Verilog file paths for START.
 - top_module_name :
 - ◆ Set top module name of system design which includes memory modules.
 - top_hierarchy :
 - ◆ Set design hierarchy for BIST circuit inserted.
 - auto_group :

- ◆ Group memory models based on settings in “GROUP”
- ◆ Please set to yes if repair mode is enabled
- insertion :
 - ◆ This option is used to integrate generated MBIST circuits and original system designs.
- work_path :
 - ◆ Set path for START output results.
- {BIST} 設定區段
 - bist_interface :
 - ◆ Basic, IEEE1500, IEEE1149.1, mini-bist
 - ◆ Please select IEEE1500 if repair mode is enabled
 - clock_switch_of_memory :
 - ◆ Memory clock source is same as BIST logics during BIST mode



1.1.2. BISR (Build-in Self Repair) 相關設定

- {OPTION} 設定區段
 - repair_prefix : RP
 - ◆ Prefix for repair related module.
- {BIST} 設定區段

- repair_mode : Repair mode with redundancy memory model.
- soft_repair : yes = soft repair, no = hard repair

1.2. 設定 BIST/ BISR 相關選項

BFL 是純文字設定檔，可以使用 GUI 模式進行設定，也可以使用文字編輯器直接修改內容

1.2.1. 使用 GUI 模式設定 BFL

GUI 模式除少部分須手動填入資料外，多數的選項皆可使用點選的方式進行設定，並內建參數的說明以及防止錯誤設定的參數檢查機制。使用下列的命令即可啟動 GUI 模式

```
unix% brains --bflconfig
```

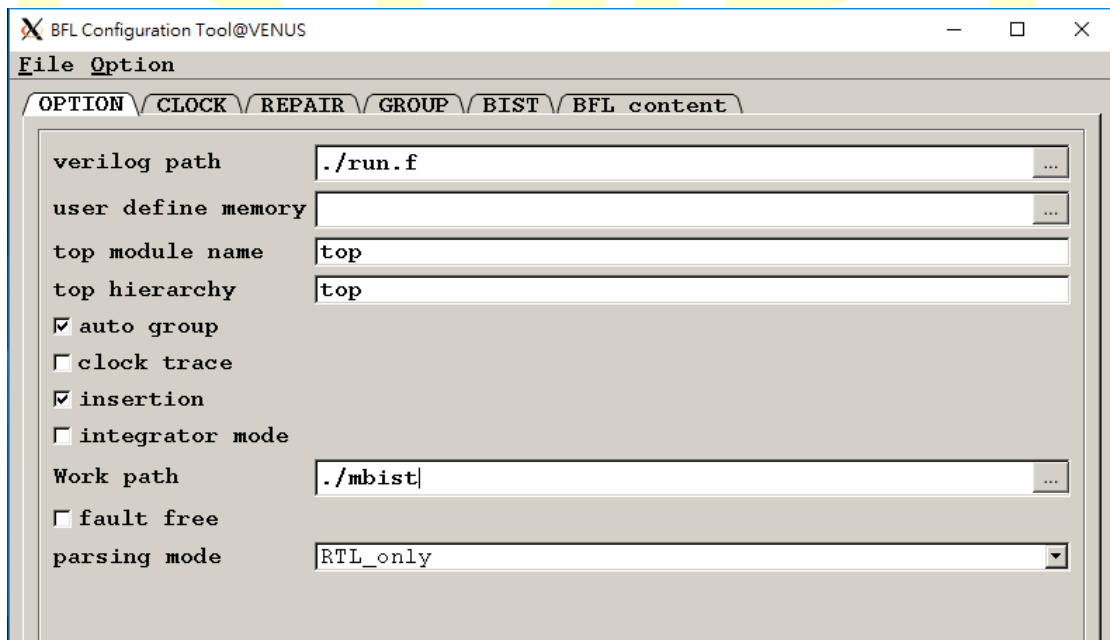


圖 2: GUI 設定模式

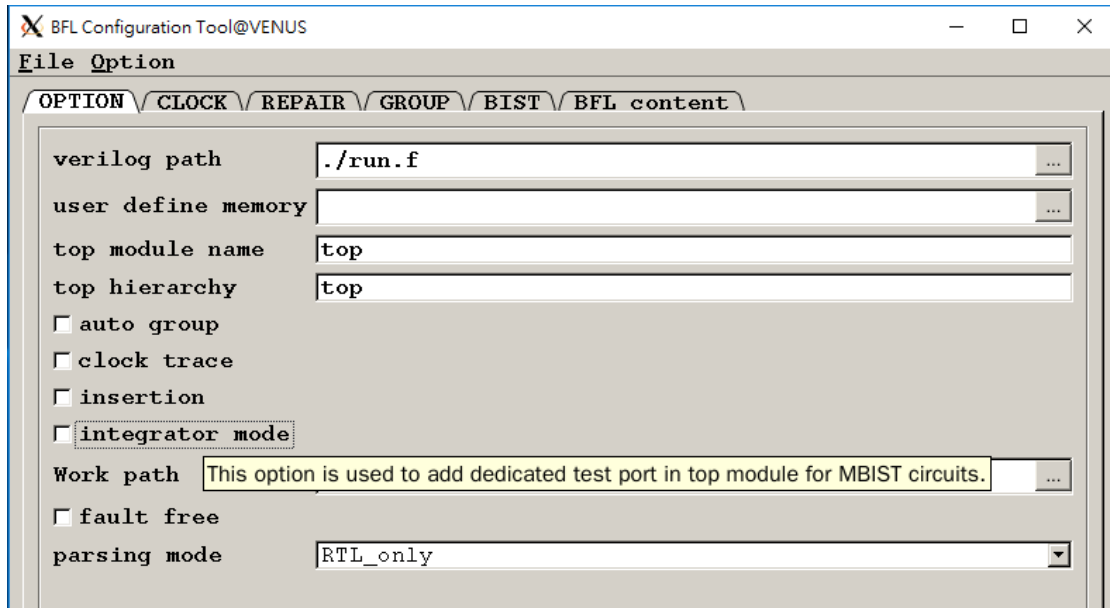


圖 3: 參數內容說明

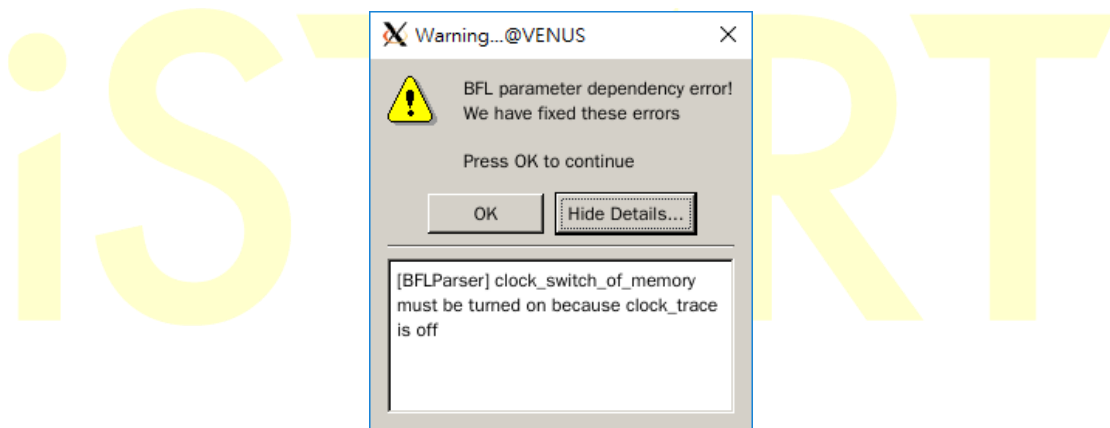


圖 4: 參數設定錯誤時之訊息

- 1.2.1.1. 在 REPAIR 設定頁，勾選 repair mode，填入 repair prefix 並勾選 soft repair 即完成 Soft-Repair 設定，如圖 5: Soft-Repair 所示，其他設定請參考 1.1.1 說明



圖 5: Soft-Repair 設定

1.2.1.2. BFL 設定完成後，簡單的點選即可開始執行 START，如圖 6

所示，此步驟相當於執行指令

unix% *brains -bfl [xxx].bfl*

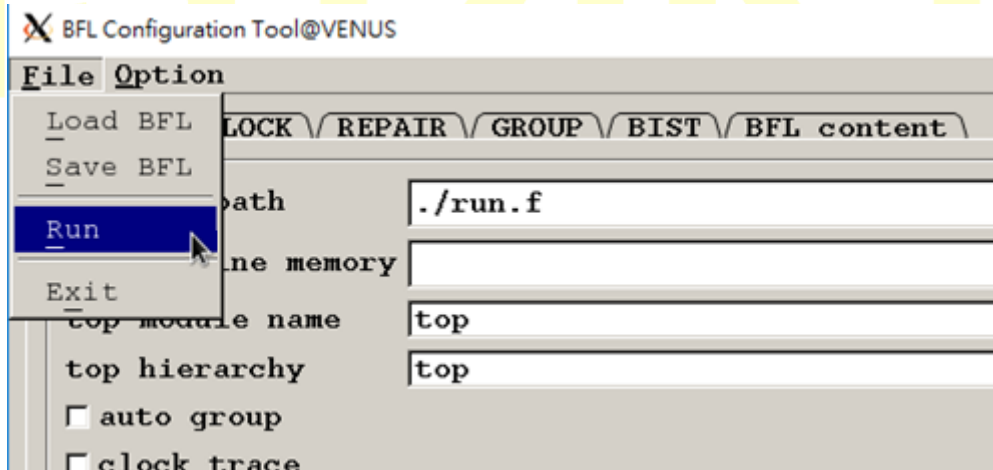


圖 6: 執行 START

1.2.2. 使用文字模式設定 BFL

1.2.2.1. 建立 BFL 模板

unix% *brains --tempgen*

```
This computer program constitutes or contains trade secrets and confidential
information of HOY-Technologies Inc. or its licensors. This computer program is
protected by copyright law and international treaties.

[16:35:55] BRAINS : ver. 2018.05 build 3001 : (c) Copyright 2009- HOY-Technologies. All rights reserved.

[BRAINS][TEMPLATE] BRAINS template generator :
  1. BIST Feature List (BFL)
  2. BIST integration information (BII)
  3. User defined memory
  4. QUIT
[BRAINS][TEMPLATE] Select an option(Enter 'q' to quit):
```

圖 7: 文字設定模式

選擇 1. BIST Feature List (BFL)即可產生 BFL 範例檔案

1.2.2.2. 在 BFL 中設定一般選項

相關設定請參考 1.1.1 說明

1.2.2.3. 在 BFL 中設定 Repair 相關選項

- {OPTION}設定區段
 - repair_prefix : RP

```
define{OPTION}
  set verilog_path      = ./run.f          # /absolute path/design.f
  set user_define_memory = #BRAINS.udm     # /absolute path/memory.udm
  set top_module_name   = top              # design top
  set top_hierarchy     = top              # BIST top
  set repair_prefix     = RP               # prefix for repair module
```

- {BIST}設定區段
 - repair_mode : Repair mode with redundancy memory model.
 - soft_repair : yes = soft repair, no = hard repair

```
define{BIST}
  set repair_mode = yes # yes, no. Repair mode with redundancy memory model.
  set soft_repair = yes # yes, no. yes = soft repair, no = hard repair
  set STIL_test_bench = no # yes, no
  set asynchronous_reset = yes # yes, no
  set bist_interface = icap1500 # minibist_base icap1140_1 icap15
```

1.2.2.4. 透過 BFL 設定執行 START

unix% *brains -bfl [xxx].bfl*

1.3. 建立 BIST/ BISR 電路

START 將進行以下步驟：

- Auto memory identify
- Auto clock tracing
- Auto grouping
- Auto insertion

START 執行完後，使用者可以在工作目錄下取得 START 產出的檔案

- BIST/ BISR circuits
- Testbench
- Original design with BIST/ BISR inserted
- Makefile scripts (for simulation/ synthesis/ formal checking)

2. 使用 Soft-Repair 的優勢

- 2.1. 高度自動化的 BIST/ BISR 建立流程
- 2.2. 靈活的設定與易於使用的 GUI 設定環境
- 2.3. 優化的硬體共享架構，節省測試與修復電路面積
- 2.4. 有效降低設計成本
- 2.5. 提高晶片的品質和穩定性
- 2.6. 提高產品壽命
- 2.7. 無需額外的 eFuse 或是 OTP 及其控制電路，節省電路面積與晶片成本
- 2.8. 每次啟動皆會進行測試與修復，讓晶片維持在最佳狀態

3. 易於使用的 Soft-Repair

使用 Soft-Repair 無需額外設定或操作，晶片在啟動後即會由 BIST 電路進行記憶體測試，其功能區塊如圖 8 所示，測試完成後，若偵測到記憶體錯誤，則由 BISR 根據測試結果進行修復，之後就直接進入晶片正常的功能運作。

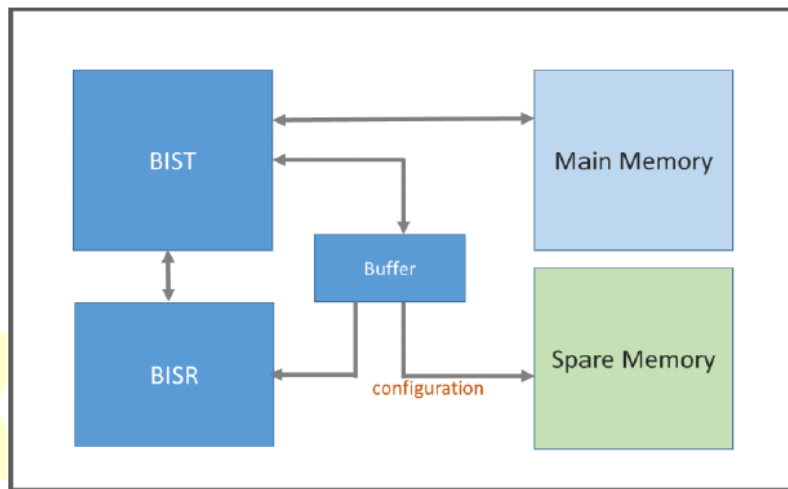


圖 8: Soft-Repair 功能區塊圖

由於每次啟動都會自動檢測記憶體並修復，無形中延長了晶片的使用壽命。即使製程的良率下降，也可以因為使用了 Soft-Repair 的機制而自動修復成能正常工作的狀態，降低晶片量產的成本。

4. 總結:

ISO 26262 以安全相關電子電氣系統的特點所制定的功能安全標準，制定了線上檢測的規範，包含診斷測試時間間隔 (diagnostic test time interval)，或是從檢測到故障到達安全狀態或到達緊急操作的時間 (fault reaction time interval) 等等，都是為了讓系統能盡快恢復運作。iSTART 的 Soft-Repair 非常

適合檢測新的記憶體錯誤並進行修復，讓晶片立即恢復正常的功能。

芯測科技的記憶體測試與修復的整合性開發環境-START，提供方便而易於使用的可配置性設定，協助使用者簡單而快速的產生記憶體測試與修復電路，加速開發的時程，減少人力資源的消耗，提升產品可靠度並有效的延長產品的使用壽命。

如需詳細的產品或技術支援，請與我們聯繫，我們將為你尋找最佳解決方案。

iSTART

關於芯測科技

隨著半導體先進製程演進的快速腳步，加上現今各種電子產品功能日趨複雜，系統晶片設計不僅變得更加困難，同時對於記憶體的需求更是日益增加。因而在追求如何提升產品效能降低功耗等課題外，如何加入適當的設計驗證電路來維持晶片的品質，提升可靠度以及控制成本，更是決勝的關鍵點。芯測科技透過創新的可程式化暨管線式架構記憶體測試技術與特有架構的記憶體修復技術，加上客制化以及即時的技术支援服務，提供客戶完整的記憶體測試與修復解決方案，來滿足不同製程及應用的需求。

- 檢測與修復結合的 SoC Memory 測試與修復解決方案：[START™](#)
- 便捷版記憶體測試開發平臺：[EZ-BIST](#)
- 非揮發性記憶體測試與修復矽智財：[NVM Test and Repair IP](#)
- 各類記憶體客制化測試與修復解決方案

展望競爭激烈的電子系統產品市場，芯測科技憑藉其完整的設計驗證解決方案，能夠協助你的團隊有效的完成相關設計，以控制產品品質與良率，在市場上取得領先地位。

以上技術文章，懇請惠予刊登;如有任何疑問，敬請不吝請教。

本篇作者：

何翰宗

技術市場部經理

新聞聯絡人：

蔡函穎

t: +886-3-560-1667 #205

e: livia.tsai@istart-tek.com