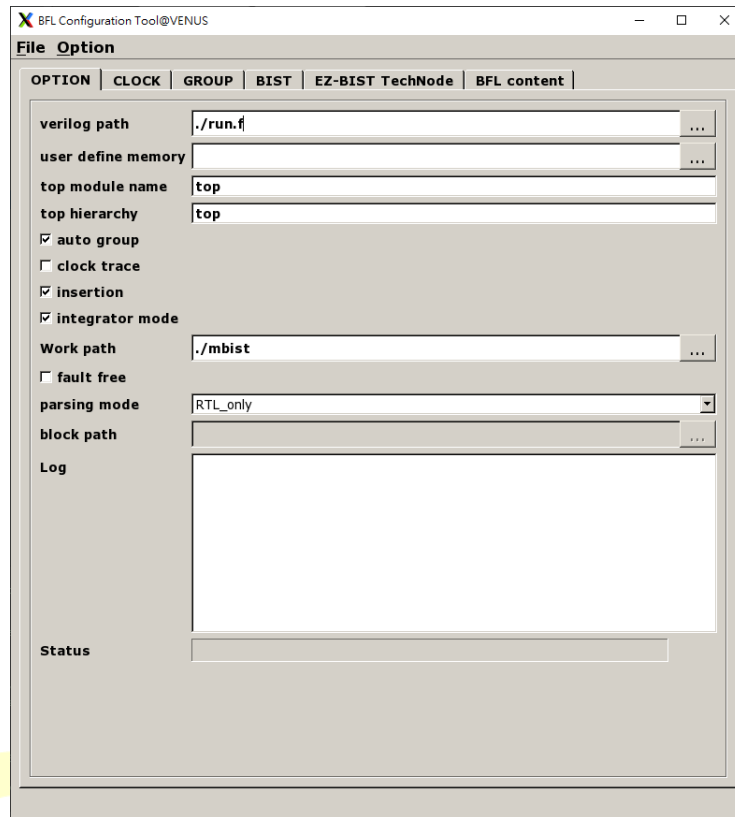


漫談芯測科技的 EZ-BIST

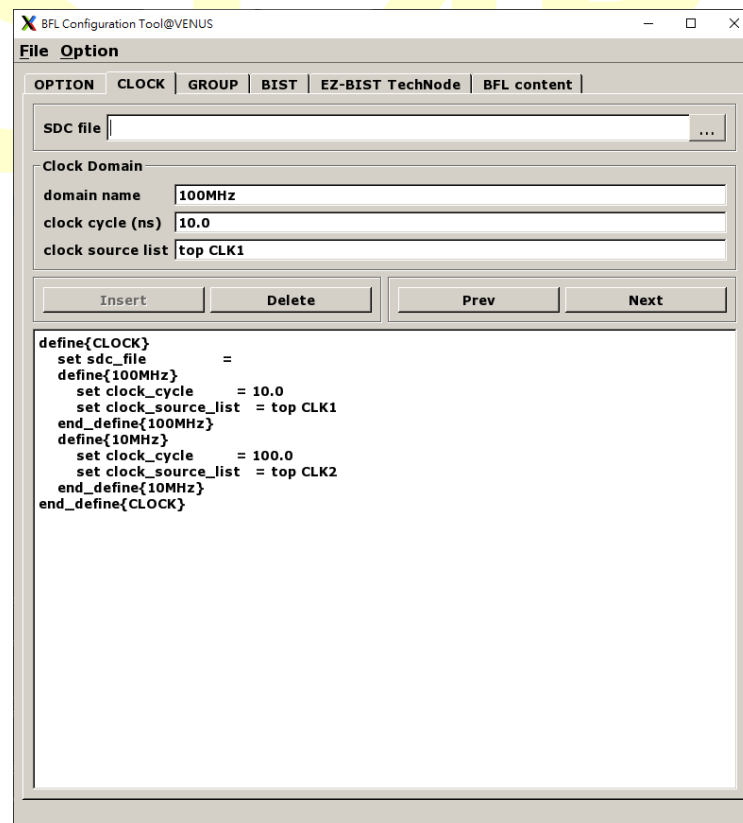
微控制器(MCU, Micro Controller Unit)相關晶片，包括：無線網路(Wi-Fi)晶片、低功耗藍芽(BLE, Bluetooth Low Energy)傳輸晶片、觸控與指紋辨識晶片與智慧音訊相關晶片等。上述晶片都採用 32 位元的中央處理器(CPU, Central Processing Unit)執行儲存在『記憶體』內的通訊協議或是各類的演算法。這時晶片中的靜態隨機存取記憶體(SRAM, Static Radom Access Memory)的需求也將大幅提升，因為這類晶片都需要使用 SRAM，作為驅動晶片運行的主要程式儲存的地方，如何精準找出 SRAM 的缺陷，以及如何降低每百萬個產品中的不良數(DPPM, Defect Parts Per Million)成為了各家 IC 設計公司與晶片開發商專注的重點。

MCU 相關晶片的記憶體用量雖然較少，但是隨著製程的提升，這類的晶片對於良率開始有較高的要求，所以MCU 類相關晶片，使用內嵌式自我測試電路(BIST, Built In Self-Test)的目的在於，精準掌控晶片良率。

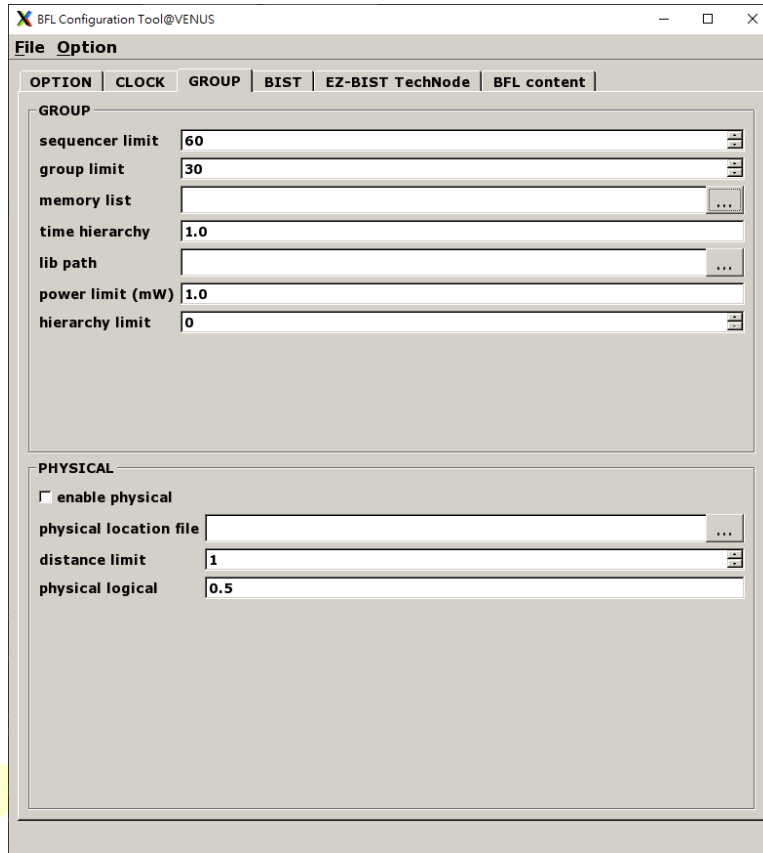
芯測科技為提供各種記憶體(SRAM、ReRAM、MRAM、eFlash、OTP、MTP、DRAM)測試與修復的 EDA 工具與 IP 的公司，也是為亞洲唯一一家專注於各類記憶體測試與修復的 EDA 工具與 IP 的公司。為了提供給 MCU 類的晶片供應商，最快速的記憶體測試解決方案，芯測科技推出以圖形化操作介面為主的 EZ-BIST，如圖一、二、三、四。



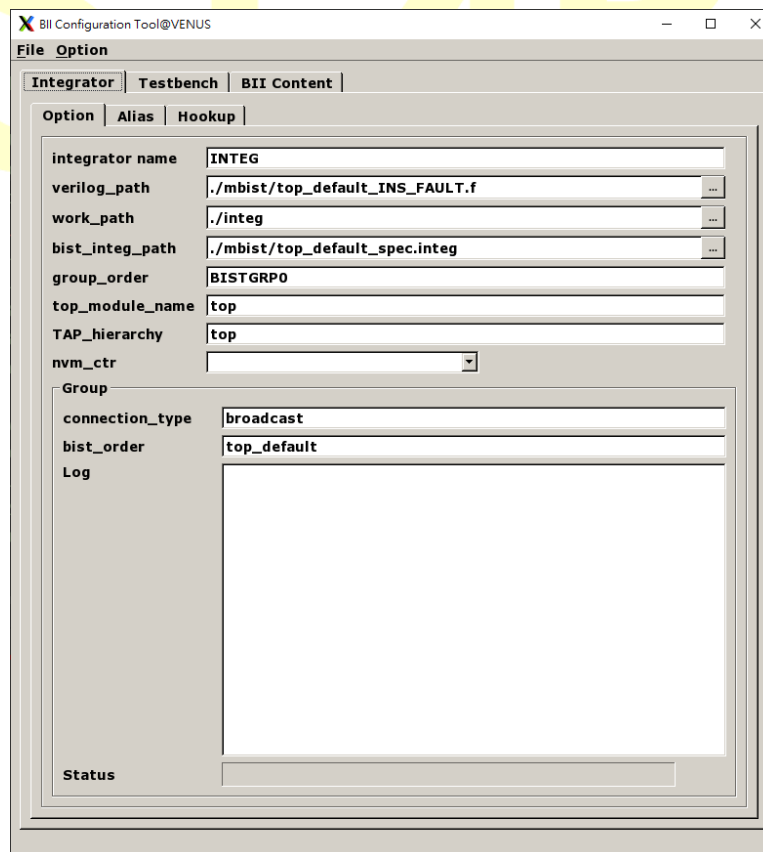
圖一



圖二

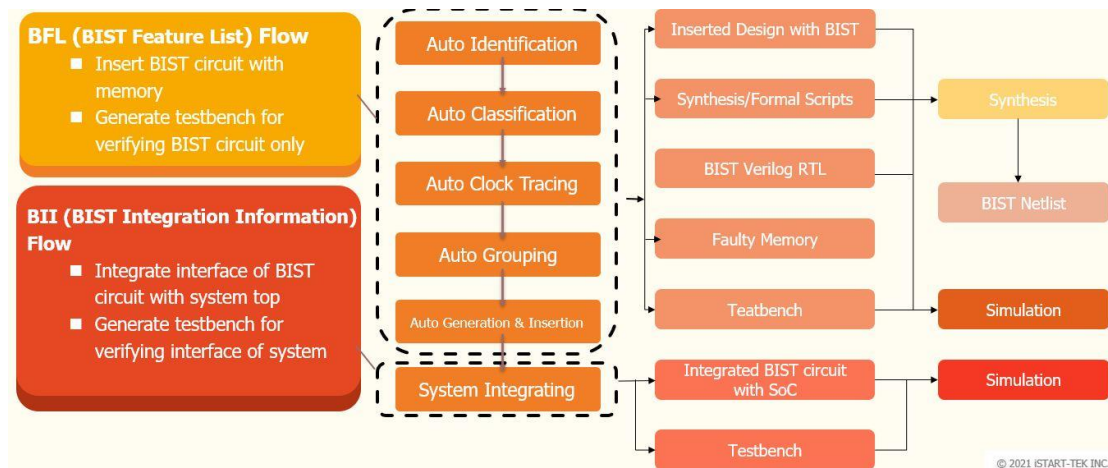


圖三

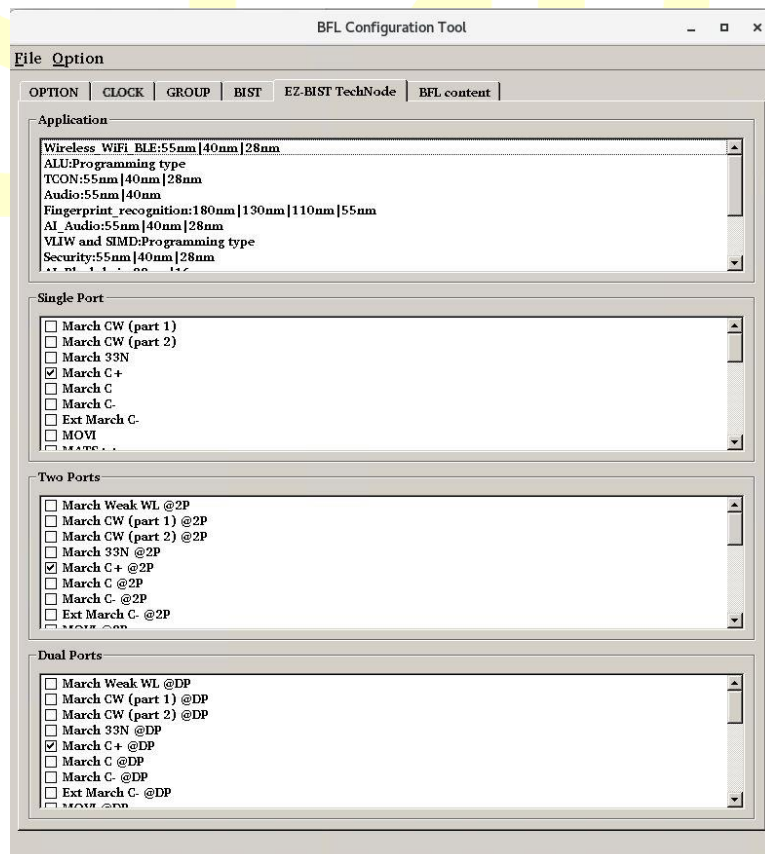


圖四

透過簡易的圖形化操作介面的設定，讓使用者可以輕鬆的完成晶片內的 BIST 電路的生成。EZ-BIST 的主要運作流程，如圖五。EZ-BIST 可以自動辨識晶片內的記憶體型態、自動根據記憶體型態進行記憶體分群以及自動時脈追蹤等功能。此外，EZ-BIST 內建許多記憶體測試的演算法，這些演算法，也可以透過圖形化介面的操作方式，讓使用者可以根據晶片開發的製程與晶片應用選擇最適當的演算法，讓記憶體演算法的電路實現變的更加的容易，如圖六。

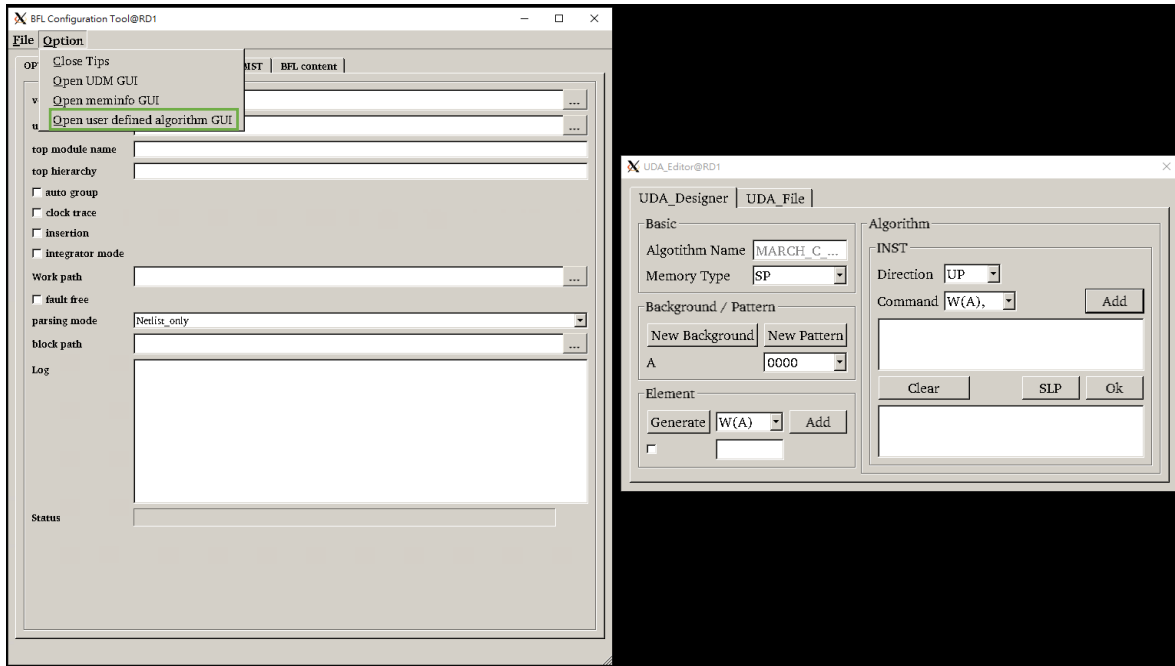


圖五

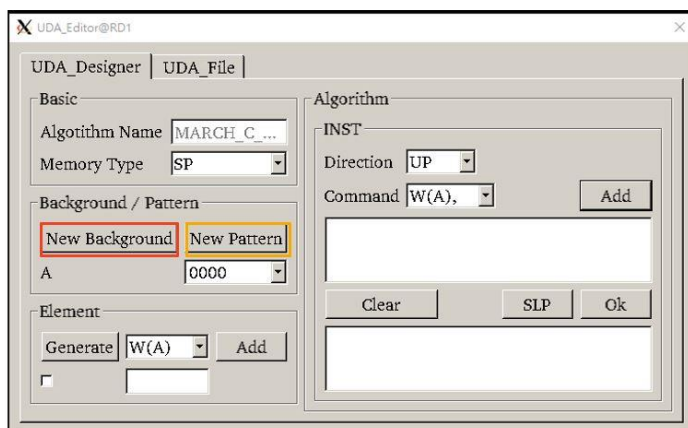


圖六

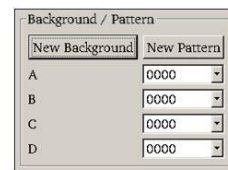
EZ-BIST 是全世界第一套可以完全依靠圖形化介面產生 BIST 電路的 EDA 工具，讓 MCU 晶片開發商可以簡單的透過 EZ-BIST 決定記憶體演算法。如果，MCU 晶片供應商有特定的記憶體演算法要實現，EZ-BIST 支援使用者自定義演算法微架構(UDA, User Defined Algorithm)，UDA 也是全世界第一套完全透過圖形化操作介面，實現記憶體測試演算法的微架構，如圖七、圖八、圖九。



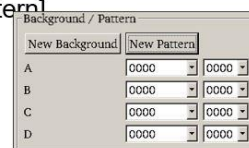
圖七



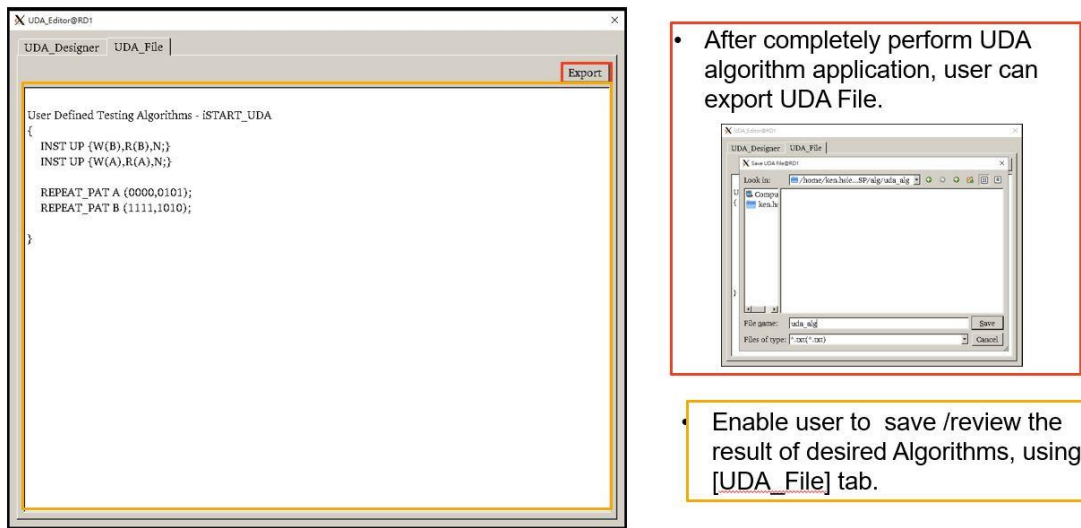
- Providing user for multiple of testing background, like A, B, C, D, user can click [New Background]



- By setting different parameters to the testing strategy testing pattern is carried out via, click [New Pattern]



圖八



圖九

晶圓代工廠的漲價情況已成定局，芯測科技專利化的佈局，可以讓 MCU 晶片製造商透過 UDA 的圖形化操作介面，有效的根據製程、程式型態與晶片應用方向，設計出最適當的記憶體測試演算法。

EZ-BIST 與 UDA 都支援圖形化操作介面，讓 MCU 晶片開發商，可以在很短的時間內產生 BIST 的電路。EZ-BIST 內建的圖形化演算法操作介面，可以讓 MCU 的晶片開發商根據製程與晶片應用，輕鬆實現記憶體演算法，再搭配 UDA，更可以讓 MCU 晶片開發商，快速產生特定記憶體的定製化記憶體演算法，大幅降低 DPPM，精準掌控晶片的良率。

EZ-BIST 則成了良率的把關者角色。芯測的 EZ-BIST 可以在數分鐘內產生 BIST 電路，大幅降低 MCU 類晶片產生 BIST 的電路時間。